

A New IP Lookup Cache for High Performance IP Routers

Resumido por Diego Rodrigo Hachmann – RA134047

Guangdeng Liao, Heeyeol Yu, and Laxmi Bhuyan. 2010. A new IP lookup cache for high performance IP routers. In *Proceedings of the 47th Design Automation Conference (DAC '10)*. ACM, New York, NY, USA, 338-343.

A demanda por alto desempenho nos roteadores da internet continua a aumentar. Uma tarefa crítica executada nestes roteadores é o *IP Lookup*, que consiste em procurar em uma tabela de dados, geralmente *off-chip*, alguma informação baseada em um endereço IP. Um exemplo bem conhecido é o encaminhamento de pacotes (*packet forwarding*), onde o roteador busca em uma tabela, baseado no IP de destino, a linha de saída para o próximo *hop*.

Para melhorar o desempenho, uma *cache on-chip* tem sido acrescentada nos já diversos esquemas de *IP Lookup* existentes (*TCAM*, *trie-based*, *hash-based*, etc.). Contudo, as *caches IP* atuais são baseadas nas *caches L1/L2* das *CPUs* e não empregam características do tráfego de informações da internet que possibilitam obter um melhor desempenho.

Baseado em várias observações, os autores deste trabalho propuseram uma nova arquitetura de *cache IP on-chip* baseada em dois eixos principais: indexação e política de substituição.

Quanto ao modo de indexação da cache, os autores estudaram o comportamento de várias funções *hash* bem conhecidas e perceberam que uma *2-Hash* universal (onde um dado pode estar em dois conjuntos de cache mapeados através de duas funções *hash* distintas) apresentam um melhor desempenho quando comparado a outros modelos. Para as funções *hash* foram escolhidas duas funções pertencentes as classe H3, que são fáceis de implementar tanto em hardware quanto em software. Para diminuir a complexidade do hardware, apenas 16 bits dos 32 do endereço de IP, entre o 8º e 24º, foram escolhidos como entrada das funções *hash*. Estes bits foram selecionados por apresentarem maior variação nos traces estudados, dentre os 32 bits, e,

portanto, serem mais relevantes. Testes indicaram que o *hash* com os 16 bits escolhidos obtém o mesmo desempenho que o *hash* com 32 bits, mas com uma complexidade menor do *hardware*.

A nova política de substituição de *cache* foi motivada principalmente por outro estudo onde foi observado que o fluxo da internet segue uma distribuição *Zipf* (o site mais acessado é duas vezes mais acessado que o segundo, três vezes mais que o terceiro e assim por diante). Além disso, de dois *IP traces* estudados, 14% de um e 21% de outro, apresentaram fluxos não populares, onde um fluxo (IP) não será reusado depois de ser lido. Pensando nisto, os autores propuseram uma política progressiva de substituição de cache que descarta os fluxos não populares (que são acessados esporadicamente) em favor dos fluxos populares.

Para isto, cada linha da *cache* contém um bit que informa se o IP foi usado novamente depois de ser lido. Como um dado pode ser inserido em dois conjuntos da cache (há duas funções *hash*), ele sempre é colocado no conjunto que possui mais fluxos não populares. Dentro do conjunto com quatro linhas selecionado, ele é inserido sempre na última linha. Quando um fluxo é lido na cache ele troca de posição com a linha acima, tornando-se “mais popular”.

Para avaliar os resultados, os autores desenvolveram um simulador de cache e testaram o novo modelo com dois traces (FUNET e PMA). A taxa de *miss cache* ficou em torno de 0.7%. Isto levou a um aumento de velocidade de aproximadamente 1.5 vezes, alcançando um *throughput* de 2Tpbs, e dissipando, em média, 1.7 vezes menos potência quando comparado a outros esquemas de cache IP.