

Design of High Speed Digital Circuits with E-TSPC Cell Library

João Navarro S. Jr.¹, Gustavo C. Martins²

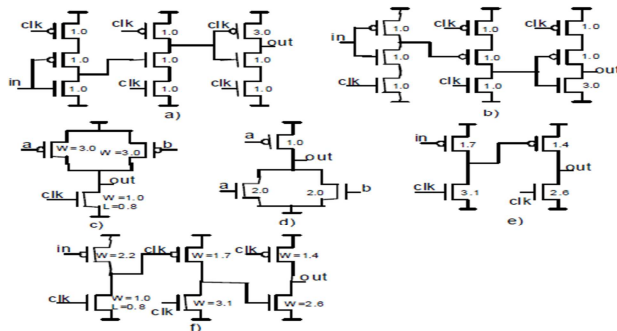
Este artigo se trata de uma aplicação com células extendidas únicas em uma única fase de tempo(E-TSPC) , em blocos de alta qualidade de circuitos digitais. O E-TSPC é uma técnica eficiente para aplicações em circuitos digitais. O resultado dessas simulações revelaram um aumento significativo de velocidade e aumento de desempenho cerca de 21% e 31% respectivamente, comparando a velocidade da implementação e redução de velocidade destes circuitos digitais, obteve-se 168% e 51%, respectivamente nas células implementadas.

A técnica E-TSPC

Esta técnica representa uma forma simples de representar blocos em seções separadas em circuitos digitais, complementando blocos estáticos e dinâmicos.

Implementação em células

Um bloco E-TSPC ordenado, implementa circuitos complexos. O design do circuito é similar ao desenvolvimento analógico dos próprios circuitos.



Observe que a implementação dos blocos de circuitos é facilmente entendido através das funções implementadas nas portas negativas (Inversores) nos circuitos. Esta aplicação E-TSPC trouxe uma alta velocidade nos blocos de transmissão dentro dos circuitos. Pode-se comparar a implementações pré-escalares de 32/33 em aplicações de aproximação lógica total. As implementações E-TSPC revelaram uma velocidade de performance de incremento e força de 21% e 31% respectivamente. Os resultados facilitaram a adição em blocos convencionais em circuitos lógicos digitais.

Referencias:

- Yuan, J.-R and Svensson. C. 1989. High speed CMOS circuit technique. *IEEE J. Solid-State Circuits*, 24, 1 (Feb 1989), 62-70.
- Navarro, J. and Van Noije, W. A. 1999. 1.6-GHz dual modulus prescaler using the Extended True-Single-Phase-Clock CMOS circuit technique (E-TSPC). *IEEE J. Solid-State Circuits*, 34, 1 (Jan. 1999), 97-102.
- Chang, B., Park, J., and Kim, W. 1996. A 1.2 GHz CMOS dual-modulus prescaler using new dynamic D-type flip-flops. *IEEE J. Solid-State Circuits*, 31, 5 (May 1996), 749-752.
- Miranda, F.P.H. et al. 2007. A 4.1 GHz Prescaler Using Double Data Throughput E-TSPC Structures. *In Proceeding of the SBCCI* (Rio de Janeiro, Brazil, Sept. 03- 06, 2007), 123-127.