

MO401 - Trabalho 1 – Resumo de artigo

Prototyping Pipelined Applications on a Heterogeneous FPGA Multiprocessor Virtual Platform

Tumeo, A., Branca, M., Camerini, L., Ceriani, M., Monchiero, M., Palermo, G., Ferrandi, F., and Sciuto, D.; DAC 2009.

Resumido por **Marcelo Fontes Santana** (RA 100602)

O sucesso dos processadores multi-cores motivou a investigação de novas metodologias de programação para que eles sejam utilizados no seu desempenho máximo. Existem várias técnicas para explorar o ILP (*Instruction-level parallelism*) máximo das aplicações, dentre elas está a estruturação e utilização do *pipeline* em sistemas que podem ser utilizados processamentos paralelos independentes e em fluxo, como por exemplo os de áudio e vídeo.

O artigo resumido apresenta uma plataforma virtual para que sejam testadas aplicações às quais se pretende dar uma execução em pipeline, facilitando assim seus ajustes e, conseqüente, sua implementação mais rápida. Esta plataforma pode ter diferentes níveis de heterogeneidade, pois a arquitetura desenvolvida permite que o desenvolvedor customize cada elemento de processamento, chamado no artigo de MB ou *MicroBlaze*, para que funcione de acordo com a aplicação que ele deseja desenvolver. A plataforma integra software (*Micro-Kernel*) e hardware com diferentes conjuntos de instruções. Ela foi desenvolvida com o kit de desenvolvimento embutido (*EDK*) v9.1 da *Xilinx*, utilizando a FPGA (*Field Programming Gate Array*) *Xilinx Virtex-II Pro XC 2VP30*. A aplicação utiliza os dois cores *IBM Power PC 405* que a FPGA possui integrados. A comunicação entre as unidades é gerenciada por um dos processadores através de interrupções. Além disso, Há um desacoplamento para redução dos *stalls*, obtido pela alocação de porções simples da memória externa, para os dados de cada unidade de processamento, e de duas memórias interna para cada bloco com dados e instruções.

Para utilizar a plataforma é preciso: **1.** Configurar os parâmetros do *Micro-Kernel* (software), deve ser definido quais elementos (unidades de processamento disponíveis) serão utilizados e qual a tarefa realizada por cada um através das suas instruções; **2.** Definir as estruturas de dados – dados que transitam entre as unidades de processamento; **3.** Configuração do fluxo de dados - o fluxo de dados é definido, especificando se há compartilhamento dos dados ou sequenciamento e, quando necessário, quais as transformações devem ser feitas nas estruturas para que os dados transitem entre as unidades.

Para mostrar como deve ser utilizado o framework são utilizados três estudos de caso: 1. ADPCM-CRC - utilizado em telecomunicações, uma extensão da codificação PCM (*Pulse Code Modulation*); 2. Modulador de Frequência; 3. Compressão JPEG no modo *baseline*. Não houve a intenção de mostrar soluções de alta performance para estas aplicações. Utilizando estes casos, fez-se uma comparação entre eles, indicando quais algumas das informações que podem ser obtidas no uso da plataforma, tais como o desbalanceamento dos estágios do pipeline. O ADPCM-CRC apresentou o melhor resultado por causa do melhor balanceamento de seus estágios, o pior resultado foi o Modulador de Frequência, que sobrecarregava uma das unidades de processamento do *pipeline*.

Desta forma, o artigo aqui resumido expôs uma plataforma multiprocessadora heterogênea para prototipagem de aplicações usando *pipeline*. A plataforma traz uma grande contribuição, pois ajuda o desenvolvedor a explorar diversas formas de implementação em pipeline para a aplicação de uma forma virtual e rápida. Assim, a plataforma ajuda a validar uma arquitetura determinando quais os estágios do pipeline devem ser melhorados para que os estágios sejam bem balanceados. Desta forma, o desempenho pode ser aumentado significativamente, como comprovado pelos resultados dos estudos de casos.