



# MC542

## Organização de Computadores: Teoria e Prática

<b>Exerc.</b> <b>1</b>
---------------------------

IC – UNICAMP

## 1 Objetivo

O objetivo deste exercício e dos próximos é projetar e simular diversas unidades (componentes) típicas de uma *cpu* usando VHDL.

O projeto será desenvolvido usando-se as ferramentas ghdl e gktwave instaladas nos laboratórios 1 e 2 do IC-3. Alternativamente você pode fazer *download* e instalar as ferramentas em uma máquina pessoal (para acesso às páginas das ferramentas consulte a página do curso).

## 2 Descrição do Projeto

Implemente uma ALU que realize as operações apresentadas em sala de aula bem como possua ainda três novas saídas: Zero – que terá valor “1” toda vez que o resultado da ALU for zero e “0” caso contrário; Overflow – que terá valor “1” toda vez que uma operação aritmética for executada pela ALU e houver *overflow* e “0” caso contrário; e CarryOut – que terá valor “1” toda vez que o resultado da operação executada na ALU gerar um carry e “0” caso contrário. Utilize como entidade base a entidade dada abaixo.

```
Entity ALU is
  Generic(W : natural = 32; Cw: natural 3);
  port(SrcA      : in std_logic_vector(W-1 downto 0);
       SrcB      : in std_logic_vector(W-1 downto 0);
       AluControl : in std_logic_vector(Cw-1 downto 0);
       AluResult  : out std_logic_vector(W-1 downto 0);
       Zero       : out std_logic;
       Overflow   : out std_logic;
       CarryOut   : out std_logic);
End ALU;
```

Projete também um *testbench* que exercite a ALU projetada.

Desenvolva o seu projeto em um diretório cujo nome é o seu RA e tenha dois subdiretórios (tb e vhdl) e os arquivos como mostrado abaixo:

```
xxxxxx          -- Seu RA
  xxxxxx.pdf     -- Relatório de 1 a 2 páginas
  tb
    compila_tb.sh -- comandos para analisar e elaborar o testbench
    executa_tb.sh -- comando para executar o testbench
    tb_alu.vhd    -- arquivo vhdl principal do testbench
    tb_---.vhd    -- outros arquivos vhdl, se necessário
  vhdl
    compila.sh    -- comandos para analisar e elaborar o projeto
    alu.vhd       -- arquivo vhdl principal da descrição da aLU
    -----vhd    -- outros arquivos vhdl, se necessário
```

Crie um arquivo xxxxxx.tgz a partir do diretório do seu projeto e envie por e-mail para ducatte@ic.unicamp.br com *subject*: mc542: ALU.