



# MC542

## Organização de Computadores: Teoria e Prática

<b>Exerc.</b> <b>3</b>
---------------------------

IC – UNICAMP

## 1 Objetivo

O objetivo dos exercícios é projetar e simular diversas unidades (componentes) típicas de uma *cpu* usando VHDL.

O projeto será desenvolvido usando-se as ferramentas ghdl e gktwave instaladas nos laboratórios 1 e 2 do IC-3. Alternativamente você pode fazer *download* e instalar as ferramentas em uma máquina pessoal (para acesso às páginas das ferramentas consulte a página do curso).

## 2 Descrição do Projeto

Implemente a unidade de controle para o MIPS mono-ciclo visto em sala de aula, use para isso a entidade dada abaixo:

```
Entity Controle is
  port(Opcode   : in std_logic_vector(5 downto 0);
        Funct   : in std_logic_vector(5 downto 0);
        Zero    : in std_logic;
        MentoReg : out std_logic;
        MemWrite : out std_logic;
        ALUCntr  : out std_logic_vector(2 downto 0);
        ALUSrc   : out std_logic;
        PCSrc    : out std_logic;
        Jump     : out std_logic;
        RegDst   : out std_logic;
        RegWrite : out std_logic);
End Controle;
```

Implemente sua unidade de controle como sugerido em aula, ou seja, composta de dois componetes. Uma unidade principal que gera os sinais de controle da cpu (seleção dos mux, escrita no banco de registradores e na memória de dados etc) e uma unidade dedicada a gerar os sinais de controle da ULA (projetada no exercício 01).

Projete também um *testbench* que exercite a unidade de controle projetada.

Desenvolva o seu projeto em um diretório cujo nome é o seu RA e tenha dois sub diretórios (tb e vhd) e os arquivos como mostrado abaixo:

```
xxxxxx          -- Seu RA
  xxxxxx.pdf    -- Relatório de 1 a 2 páginas
  tb
    compila_tb.sh -- comandos para analisar e elaborar o testbench
    executa_tb.sh -- comando para executar o testbench
    tb_controle.vhd -- arquivo vhdl principal do testbench
  vhdl
    compila.sh    -- comandos para analisar e elaborar o projeto
    controle.vhd -- arquivo vhdl principal da descrição da unidade de controle
    cnt_prpc.vhd -- arquivo vhdl com a descrição da unidade de controle principal
    cnt_ula.vhd  -- arquivo vhdl com a descrição da unidade de controle da ula
```

Crie um arquivo xxxxxx.tgz (tgz xxxxxx xxxxxx ou tar -czf xxxxxx.tgz xxxxxx) a partir do diretório do seu projeto e envie por e-mail para [ducatte@ic.unicamp.br](mailto:ducatte@ic.unicamp.br) com *subject*: mc542: RF.