



IC-UNICAMP

MC 602

IC/Unicamp

2011s2

Prof Mario Côrtes

VHDL Exercícios



Circuitos combinacionais – VHDL2 (1)

- Slide4 (MUX 2:1 com atribuição selecionada de sinal– VHDL): Implemente e simule
 - altere ... “WHEN OTHERS”... por ...
 - WHEN ‘1’
 - o que acontece na simulação?

- Slide 11-14: Mux 16:1 hierárquico
 - implemente e simule
 - utilize package armazenado em outro diretório (my_lib)



Circuitos combinacionais – VHDL2 (2)

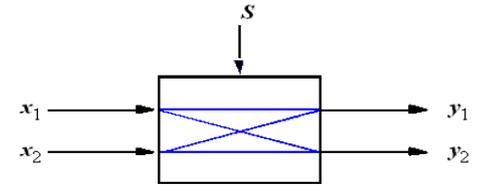
- Slide 33: Mux 16:1 hierárquico com generate
 - implemente e simule
 - utilize package armazenado em outro diretório (my_lib)

- Slide 56: erros típicos
 - implemente e simule
 - repetir para o circuito corrigido no slide 57

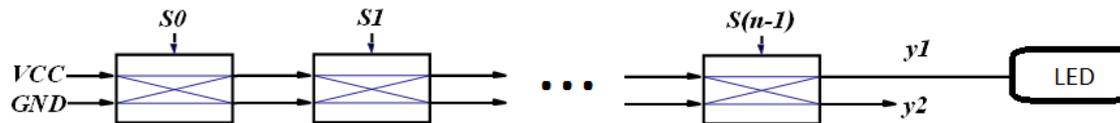


Uso de Generate, Generic e Process

- Seja o componente xbar (crossbar switch) tal que a ligação entrada \rightarrow saída é direta se $s=0$ e cruzada se $s=1$



- Projete o componente usando a construção WITH, SELECT e WHEN [sem usar processo].
- Projete o componente usando a construção WHEN ELSE [sem usar processo]
- Projete este mesmo circuito em VHDL usando a construção PROCESS
- A partir desse componente xbar implemente o circuito abaixo com número variável de estágios (utilize os comandos GENERIC e GENERATE)



OBS –aplicação desse circuito: implementação de um número arbitrário de interruptores ($S_0..S_{n-1}$) em um corredor longo, de modo que uma única mudança em qualquer dos interruptores muda o estado da iluminação (LED) de ligado para desligado ou vice-versa.