

MC 542 - Turma

Organização de Computadores: Teoria e Prática

2011

[Aulas](#) [Atendimento](#) [Avaliação](#) [Exercícios](#) [Trabalhos](#) [Bibliografia](#) [Perguntas e Respostas](#) [Calendário](#) [Slides](#) [Alunos](#) [Notas](#)

Contatos

Professor: [Paulo Cesar Centoducatte](#) (email) - Sala 11 - IC-1

OBS.: **Quando enviar um e-mail favor colocar no subject "mc542"**

Avisos

Data	Aviso
	Exame: 14/07/2011 -- 19:00 -- Secretaria de Cursos do IC
	Disponibilizado as notas da segunda prova
	Disponibilizado as notas da primeira prova

Aulas

Atendimento

Turma

Quinta-feira, 19:00 as 21:00
Sala 353 - IC 3 1/2

Professor:

Sala 11 do IC 1 - Prof. Paulo C. Centoducatte
(agendar dia e hora por e-mail)

Avaliação

Trabalhos

- Prova 1 (P1): Peso 4
 - **28/04/2011**
 - **Sala 353 - IC 3 1/2 --- [notas](#)**
- Prova 2 (P2): Peso 6
 - **30/06/2011**
 - **Sala 353 - IC 3 1/2**
- Exame --
- Exercícios (Ei)
- Projeto (Prj)
- MP -- Média das Provas P1 e P2
- MTP -- Média dos Exercícios e do Projeto
- MMC542 -- Média Ponderada no curso MC542
- Ex -- Nota do Exame Final
- NF -- Nota Final

Os alunos deverão fazer uma série de Exercícios práticos e um Projeto no semestre:

- **Exercício 1: -- individual**
 - **Entrega: até as 8:00 de**
- **Exercício 2: -- individual**
 - **Entrega: até as 8:00 de**
- **Projeto 1: -- Grupo de até três alunos**
 - **Enviar: até - Relação dos componentes do grupo**
 - **Entrega: até as 24:00 de**

$$MP = (4P1 + 6P2) / 10$$

```
\begin{displaymath}M
=
\frac{\frac{\sum \{1\}}
```

```
\begin{displaymath}M_{MC542} = \left\{
\begin{array}{l} \frac{8 M_{P} + 2 M_{\dots}}{...}; M_{TP} \end{array}
\right\}
&\text{caso: } \left. \begin{array}{l} \dots \end{array} \right\}
```

$$NF = MMC542 \quad \text{se } MMC542 \text{ maior ou igual a } 5,0$$

$NF = (MMC542 + EX)/2$ caso o aluno fique com a média ponderada (MMC542) menor que 5,0 e tenha frequência maior ou igual a 75%.

Os exercícios práticos e o projeto deverão ser entregues na data indicada.

OBS.: O trabalho entregue até 24 horas depois do prazo indicado não sofrerá penalidade. Esgotado esse período de carência, só será aceito o trabalho entregue até 72 horas após o prazo indicado, para o qual haverá penalidade de 30% do valor máximo.

Documentos sobre VHDL e projeto recomendados:

- [Altera: Recommended HDL Coding Styles](#)
- [Actel HDL Coding Style Guide](#)
- [The Ten Commandments of Excellent Design](#)
- [The Ten Commandments of Excellent Design VHDL Code Examples](#)

Exercícios Recomendados

• *Digital Design and Computer Architecture*

- Capítulo 1: 1.4; 1.6 a 1.13; 1.15 a 1.17; 1.19; 1.21; 1.25 a 1.31; 1.33 a 1.36; 1.39; 1.41; 1.42; 1.48 a 1.51; 1.60 a 1.63
- Capítulo 2: 2.1 a 2.3; 2.7 a 2.9; 2.12 a 2.18; 2.21; 2.24 a 2.26; 2.28 a 2.30; 2.32
- Capítulo 3: 3.1 a 3.7; 3.9 a 3.12; 3.15 a 3.17; 3.19 a 3.21
- Capítulo 5: 5.1, 5.3; 5.8; 5.18; 5.20 a 5.29; 5.36 a 5.39; 5.45
- Capítulo 6: 6.1 a 6.4; 6.8; 6.9; 6.11; 6.12; 6.14; 6.24 a 6.26
- Capítulo 7: 7.1; 7.3 a 7.6; 7.8; 7.9; 7.12; 7.13; 7.24 a 7.29
- Capítulo 8: 8.1 a 8.12; 8.15 a 8.21

• *Fundamentals of Digital Logic with VHDL Design*

- Capítulo 2: 2.1 até 2.27
- Capítulo 3: 3.1 até 3.13
- Capítulo 4: 4.1 até 4.20
- Capítulo 5: 5.1 até 5.10
- Capítulo 6: 6.1 até 6.17
- Capítulo 7: 7.1 até 7.24 (saltar exercícios de VHDL)
- Capítulo 8: Saltar os de VHDL

• *Computer Organization & Design, The Hardware/Software Interface.*

- Capítulo 2 : 2.1 a 2.5; 2.10 a 1.13; 2.15 a 2.22; 2.32; 2.44
- Capítulo 3 : 3.1 a 3.6; 3.9; 3.12; 3.16; 3.20;
- Capítulo 4 : 4.1 a 4.6; 4.13; 4.17; 4.21; 4.23; 4.25 a 4.28; 4.32; 4.33; 4.40; 4.41; 4.43; 4.44; 4.50; 4.53; 4.57
- Capítulo 5: 5.1; 5.4; 5.5 a 5.15; 5.17; 5.18; 5.20; 5.21; 5.22; 5.26
- Capítulo 6: 6.1 a 6.4; 6.7; 6.8; 6.11 a 6.16; 6.19 a 6.26; 6.28 a 6.31
- Capítulo 7: 7.1 a 7.23; 7.25 a 7.30; 7.32; 7.33; 7.35; 7.36

Bibliografia

Ementa

- **Teoria:** Noções básicas sobre circuitos lógicos. Memórias, unidades centrais de processamento. Endereçamento, barramento, interrupção, comunicações, interfaces e periféricos. Computadores típicos.
- **Prática:** Metodologia de projeto digital. Técnicas de projeto usando lógica programável. Características elétricas de circuitos digitais. Conceitos da Linguagem VHDL. Projeto e implementação de lógica combinacional (decodificadores, seletores, etc). Projeto e implementação de lógica seqüencial (Flip-flops, Contadores, etc). Circuitos aritméticos. Memórias. Projeto e implementação de uma cpu.
- **Referências Principais**
 - **David Harris and Sarah Harris.** *Digital Design and Computer Architecture.* Morgan Kaufmann. ISBN: 978-0-12-370497-9
 - Stephen Brown and Zvonko Vranesic. *Fundamentals of Digital Logic with VHDL Design.* McGraw-Hill.
 - David A. Patterson & John L. Hennessy. *Computer Organization & Design, The Hardware/Software Interface.* Third Edition. Morgan Kaufmann.
 - David A. Patterson & John L. Hennessy. *Organização e Projeto de Computadores. A Interface Hardware/Software.* Terceira Edição.
 - Peter J. Ashenden. [The VHDL Cookbook.](#)
 - [Actel HDL Coding Style Guide](#)
- **Outras Referências**
 - M. Morris Mano and Charles R. Kime. *Logic and Computer Design Fundamentals.* Printece Hall.
 - John F. Wakerly . *Digital Design: Principles & Pratices (second Edition).* Printece Hall.
 - Hebert Taub. *Circuitos Digitais e Microprocessadores.* McGraw-Hill.
 - John P. Uyemura. *Sistemas Digitais uma abordagem integrada.* Thomson Pioneira.
 - Mehdi R. Zargham. *Computer Architecture: Single and Parallel Systems.* Printice Hall.
 - John P. Hayes. *Computer Architecture and Organization.* McGraw-Hill Series in Computer Organization and Architecture.
 - Fredrick J. Hill & Gerald R. Peterson. *Digital Logic and Microprocessors.* John Wiley & Sons.
 - Douglas V. Hall. *Digital Circuits and Systems.* McGraw-Hill - Electronic Engineering Series.
 - Albert P. Malvino. *Microcomputadores e Microprocessadores.* Makron.
 - John L. Hennessy & David A. Patterson. *Computer Architecture. A Quantitative Approach.* Second Edition. Morgan Kaufmann
- **Program do Curso**
 - David M. Harris and Sarah L. Harris. *Digital Design and Computer Architecture.* Morgan Kaufmann
 - Capítulo 1:
 - Capítulo 2:
 - Capítulo 3:
 - Capítulo 4:
 - Capítulo 5: A parte relativa a VHDL
 - Capítulo 6:
 - Capítulo 7:
 - Capítulo 8:
 - Stephen Brown and Zvonko Vranesic. *Fundamentals of Digital Logic with VHDL Design.* McGraw-Hil
 - Capítulo 1: Apenas leitura
 - Capítulo 2: 2.1-2.7, 2.9.
 - Capítulo 3: 3.1-3.3, 3.8.1, 3.8.3-3.9
 - Capítulo 4: 4.1-4.6, 4.12
 - Capítulo 5: 5.1-5.7
 - Capítulo 6: 6.1-6.6
 - Capítulo 7: 7.1-7.13
 - Capítulo 8: 8.1-8.7
 - Capítulo 9: 9.
 - David A. Patterson and John L. Hennessy. *Computer Organization Design, The Hardware/Software Interface.* Morgan Kaufmann
 - Capítulo 1: Apenas leitura
 - Capítulo 2: 2.1-2.5 (2.8 e 2.9 -- leitura)
 - Capítulo 3: 3.1-3.8 (3.9 -- leitura)
 - Capítulo 4: 4.1-4.8 (não inclui a parte já vista em circuitos lógicos)
 - Capítulo 5: 5.1-5.6
 - Capítulo 6: 6.1-6.7 (6.8 - leitura)
 - Capítulo 7: 7.1-7.5
 - Capítulo 8: 8.1-8.6

Links Úteis

- [Homepage da Altera.](#)
- [Homepage do Programa Universitário da Altera.](#)
- [Página para obtenção da licença Altera](#)
- [The VHDL Cookbook](#)
- [Actel HDL Coding Style Guide](#)
- [VHDL reference material](#)
- [VHDL Tutorial](#)
- [GHDL](#) e [GTKWAVE](#) (algumas distribuições linux possuem o gtkwave)
- [SPIM](#) - Simulador MIPS
- [Diversos simuladores e tutoriais](#)

Calendário

Material e divisão por aula da última edição do curso (2s2010)

Aula	Matéria
1ª.	Apresentação do Curso; Sistemas Numéricos (pdf pdf-6)
2ª.-3ª.	Sistemas Numéricos (cont.); Portas Lógicas, Tecnologia (pdf pdf-6)
4ª.	Portas Lógicas, Tecnologia (cont.)
5ª.-6ª.	Portas Lógicas, Tecnologia (cont.); Projeto de Circuitos Combinacionais (pdf pdf-6)
7ª.	Projeto de Circuitos Combinacionais (cont.) - Mapas de Karnaugh
8ª.-9ª.	Projeto de Circuitos Combinacionais (cont.); Projeto de Circuitos Seqüenciais (pdf pdf-6)
10ª	Circuitos Seqüenciais; registradores; contadores
11ª.-12ª.	Projeto de Máquinas de Estados Finitos (pdf pdf-6)
13ª.	Introdução a VHDL (pdf pdf-6)
14ª.-15ª.	Introdução a VHDL Cont. (pdf pdf-6)
16ª.-17ª.	Introdução a VHDL Cont. (pdf pdf-6 ; pdf pdf-6); No diretório Controle há dois arquivos .vhd que serão usados como exemplo de uso das ferramentas Quartus e ghdl e gtkwave e em Docs/uso-ghdl.txt um pequeno texto com os comandos para analisar, elaborar, executar (simular) e observar as formas de ondas geradas durante a simulação do exemplo. Um tutorial para o Quartus pode ser visto aqui
18ª.	Eliminação de estados redundantes (pdf pdf-6); Mais VHDL: flip-flops; registradores e máquinas de estados (pdf pdf-6)

- 19^a-20^a Conjunto de Instruções - ISA ([pdf pdf-6](#)); [Lab02](#)
- 21^a Conjunto de Instruções - ISA (cont.); Desempenho ([pdf pdf-6](#))
- 22^a-23^a Desempenho (cont.) - ([pdf pdf](#)); Micro arquitetura - monociclo ([pdf pdf-6](#)) (ULA- [pdf pdf-6](#))
Aula de Laboratório: Exemplo de uso de testebench mais elaborado do que somente a geração dos pulsos de entradas -- Copiar para a sua área o conteúdo do [diretório Contador_Moedas](#), ler a [especificação do projeto](#), executar os escript `compila.sh` e `executa.sh`, verificar os arquivos de entradas e saídas bem como o código dos testebenchs (arquivos `tb_contador_base.vhd` e `tb_contador.vhd`).
- 24^a Micro arquitetura - monociclo (cont.)
- 25^a-26^a Micro arquitetura - multiciclo ([pdf pdf-6](#))
- 27^a Micro arquitetura - multiciclo; Micro arquitetura - Pipeline ([pdf pdf-6](#));
- 28^a-29^a **Prova 1**; aula de laboratório
- 30^a-31^a Micro arquitetura - Pipeline ([pdf pdf-6](#)); aula de laboratório
- 32^a Micro arquitetura - Pipeline (Cont.)
- 33^a-34^a Hierarquia de memória ([pdf pdf-6](#)); aula de laboratório
- 35^a Hierarquia de memória (Cont.)
- 36^a-37^a Hierarquia de memória (cont.); Aula de laboratório
- 38^a Hierarquia de memória (cont.); Memória Virtual ([pdf pdf-6](#))
- 39^a-40^a Memória Virtual (Cont.); Aula de laboratório
- 41^a Exceções e Micro-Arquiteturas Avançadas ([pdf pdf-6](#))
- 42^a-43^a Micro-Arquiteturas Avançadas (Cont.)
- 44^a Dúvidas; Aula de laboratório
- 45^a-46^a Aula de laboratório - Dúvidas sobre o projeto
- 47^a Dúvidas - Hierarquia de Memória (Cache)

48ª Dúvidas - Pipeline (Hazard, forwarding, desempenho)

49ª **Prova 2**

Datas Importantes do Calendário Escolar

10/05	Avaliação e discussão de cursos
29/04	Último dia para desistência de matrícula
20/05	Último dia para trancamentode matrícula.
08/07	Término do período letivo.
11 - 16/07	Exames finais.
20/07	Prazo final para entrada de médias e frequencias.

Datas importantes do [calendário de graduação](#).