

Guido Araújo

Início

MC613CD Laboratório de Circuitos Lógicos (1s18)

Notícias

31/7 Seja bem-vindo!

Horários

Dias: Quarta-feiras

Horários: 14h- 18h

Teoria/Prática: 14h - 15h (IC 353) 15h - 18h (IC 305)

Instrutor/Monitor: Guido Araújo/Ciro Ceissler

Atendimento: agende via e-mail (assunto MC613)

Descrição

Metodologia de projeto digital. Técnicas de projeto usando lógica programável. Características elétricas de circuitos digitais. Projeto e implementação de lógica combinacional: decodificadores, seletores, Circuitos Aritméticos, Via de Dados etc. Projeto e implementação de lógica seqüencial: Flip-flops, Contadores, Registradores, Memórias, Máquinas de Estados etc.

Organização do curso e atividades

O curso será composto várias atividades, sendo que as aulas expositivas e testes terão lugar na sala 353 (IC3,5) e as atividades experimentais na sala 305 (IC3). O professor estará presente em todas as atividades:

Teoria: aulas expositivas de revisão da teoria de projeto de circuitos digitais (aproximadamente 60 minutos por aula)

Laboratório (duplas): experimentos de projeto de circuitos digitais a serem montados e testados pela equipe (aproximadamente 190 minutos). Os laboratórios serão avaliados através de demonstrações práticas e submissão de resultados através da página do curso no Moodle.

Projeto final: a ser feito pela equipe (dupla) de acordo com as especificações entregues durante o curso. Será avaliado através de entrega do código e demonstração prática

Infraestrutura: sala e ferramentas

Esta disciplina será totalmente baseada em ferramentas de projeto e simulação da Altera. As experiências deverão ser preparadas com antecedência. No laboratório, o aluno deve testar os seus circuitos em lógica programável (FPGAs) disponíveis nas placas de desenvolvimento da Altera. O Laboratório de Circuitos Lógicos (LCL) (sala 305) está aberto 24h para os alunos de MC613, bastando que o aluno apresente a sua carteira na entrada do prédio e pegue a chave. Enquando dentro do LCL o aluno torna-se responsável pelo uso de seus equipamentos e ferramentas. Os alunos devem utilizar Hardware e Software da Altera: placa de desenvolvimento DE1 SoC e software Quartus II, de acordo com as orientações fornecidas em aula.

Newsgroup

O newsgroup desta disciplina pode ser encontrado aqui. Para entrar no grupo por favor envie uma solicitação que ela será aprovada em seguida. Todos os comunicados sobre mudanças no andamento da disciplina serão feitos através deste grupo, de modo que a não participação pode acarretar em perda de informações e datas importantes para o aluno.

Bibliografia

Slides

As aulas utilizarão um conjunto de slides, disponíveis neste [link](#). Se necessário, notas de aula adicionais, bem como artigos discutidos em classe serão disponibilizados.

Livros

Fundamentals of Digital Logic with VHDL Design, Stephen Brown and Zvonko Vranesic, McGraw-Hill.

Rapid Prototyping of Digital System - A Tutorial Approach, James O. Hamblen and Michael D. Furman, Second Edition, Kluwer Academic Publishers

[The VHDL Cookbook](#), Peter J. Ashenden.

Laboratórios

O material a ser entregue pelos alunos deve ser depositado via Moodle. Salvo recomendação explícita em contrário, não será necessário entregar relatório dos experimentos nos laboratórios, somente os arquivos pedidos na página do Moodle.

Enunciado

[Enunciado dos laboratórios](#)

[Materiais complementares](#)

Tutoriais

[Altera Recommended Coding Style](#)

[Actel HDL Coding Style Guide](#)

[Tutoriais da Altera](#)

[Tutoriais do curso. Uso de periféricos, projeto hierárquico, diagrama de blocos.](#)

Projetos

As equipes deverão fazer um projeto de complexidade maior do que os laboratórios, de modo a exercitar os conhecimentos adquiridos.

O projeto deve necessariamente incluir um ou mais periféricos de entrada/saída (monitor, mouse e teclado ou OUTRO). O projeto deve ser entregue e demonstrado nas datas definidas no calendário abaixo.

Devem ser entregues, depositando via Moodle, os arquivos de projeto (descrições vhd/bdf ou outras, formas de onda, simulações etc) e um relatório descritivo.

Quando houver mais de uma implementação, depositar todos os arquivos pertinentes. Os arquivos de programação (extensão .sof) também devem ser depositados, uma vez que a demonstração será feita a partir deles.

Relatório do projeto

O relatório deve estar no formato pdf e deve conter:

Capa com o título do projeto, turma, número do grupo, RAs, emails e nomes dos componentes e data de entrega;

Teoria: Uma descrição teórica sucinta dos conceitos abordados no projeto.

Descrição do Sistema: O relatório deve conter uma descrição detalhada de como você fez para implementar o projeto (quando houver mais de uma implementação deve constar, no relatório, a descrição da implementação de cada item). Quando aplicável, a descrição deve abordar a divisão em módulos que você adotou, o que exatamente faz cada módulo, como você fez para testar cada parte do sistema, etc.. Documentar também as decisões de alternativas, restrições, dimensionamento, configurações, simplificações e a justificativa (por exemplo, uma justificativa típica para simplificação das especificações é reduzir complexidade de projeto ou tamanho do hardware/memória)

Para cada implementação, o relatório deve descrever os circuitos utilizados na implementação do sistema;

Conclusões

Comentários e sugestões. (opcional)

Seleção do projeto

Neste [diretório](#) estão disponíveis várias propostas para o projeto final. Novas propostas são aceitas mediante aprovação do professor, que poderá modificá-las de acordo com o nível de complexidade exigido. Caso escolha redigir sua própria proposta, lembre-se que na data da definição do projeto final a mesma deverá estar redigida e aprovada pelo professor, portanto programe-se com antecedência.

As equipes devem submeter as suas propostas (sejam já padronizadas ou novas propostas) ao professor, usando um formulário online que será disponibilizado aqui no início do semestre. Não poderão haver duas equipes trabalhando com o mesmo tema de projeto. Quando duas ou mais equipes desejarem trabalhar com o mesmo tema, o tema será alocado de acordo com a ordem de chegada da solicitação.

Avaliação

A avaliação do curso será feita com base nas laboratórios e projeto descritos acima. O cálculo da Média Final (MF) dependerá da Média aritmética dos Laboratórios (ML) e da Nota do Projeto (NP).

$$MF = 0,6 * ML + 0,4 * NP, \text{ se a } NP > 4,0 \text{ E } ML > 3,0$$

$$MF = \text{Mínimo}(ML, NP), \text{ caso contrário}$$

Portanto, é importante a participação e manter um bom desempenho nos labs ao longo do semestre, e também completar um projeto final com um mínimo de qualidade para garantir uma boa nota final no curso.

A Nota do Projeto (NP) dependerá da Nota do Diagrama de Blocos (NDB), da Nota do Top-level (NTL) e da Nota do Demo do Projeto (NDP), sendo calculada da seguinte forma.

$$NP = (2 * NDB + 2 * NTL + 6 * NDP) / 10$$

Observações importantes

A média dos laboratórios será calculada descontando-se a menor nota.

O projeto que for entregue e demonstrado na primeira data de entrega (Entrega Antecipada no calendário abaixo) terá um bônus de 10 % na sua nota (a nota do projeto será multiplicada por 1.1). Veja instruções durante o curso sobre as condições de entrega.

O projeto entregue em atraso (tarefa Entrega Atrasada no Moodle) terá desconto de 30%. A média final máxima do curso é 10.

Fraudes

Qualquer tentativa de fraude nas avaliações implicará em média ZERO no semestre para todos os envolvidos.

Cronograma

O cronograma da disciplina pode ser encontrado aqui neste [link](#).