



	Horário	Sala	Professor:	Atendimento (1h de duração)	Monitores
Turma A	Quartas: 14:00 - 18:00h	IC3 - sala 305	Mario Lúcio Côrtes (email)	a ser definido	Caio Hoffman (email) atend: tbd
Turma B:	Sextas: 8:00 - 12:00h	IC3 - sala 305	Guido Araújo (email)	a ser definido	Caio Hoffman (email) atend: tbd

Principais notícias e alterações são documentadas na lista de discussão:

- MC613 Lista de Dúvidas: http://groups.google.com/group/mc613_2013_s1

Obs: Todos os alunos devem se inscrever na lista de duvidas, independente da turma à que pertençam. Caso haja necessidade de enviar uma mensagem especificamente para sua turma, o prefixo [turmaX] (onde X corresponde a letra da turma) deve ser adicionado ao assunto da mensagem.

Vejam a [convenção](#) para nomear arquivos a serem depositados no Teleduc

Ementa

Metodologia de projeto digital. Técnicas de projeto usando lógica programável. Características elétricas de circuitos digitais. Projeto e implementação de lógica combinacional: decodificadores, seletores, Circuitos Aritméticos, Via de Dados etc. Projeto e implementação de lógica seqüencial: Flip-flops, Contadores, Registradores, Memórias, Máquinas de Estados etc.

Organização do curso e Atividades

O curso será composto pelas seguintes atividades:

- Teoria: aulas expositivas de revisão da teoria de projeto de circuitos digitais (aproximadamente 90 minutos por aula)
- Testes (individuais): realizados em cada aula para avaliar a compreensão dos alunos do material visto na aula anterior (aproximadamente 30 minutos)
- Laboratório (por dupla): experimentos de projeto de circuitos digitais a serem montados e testados pela equipe (aproximadamente 120 minutos). O resultado dos experimentos deve ser entregue (depositado no Teleduc) até 24h antes do início da próxima aula.
- Provas práticas mensais: provas individuais em que o aluno terá que demonstrar os conhecimentos adquiridos no mês implementando completamente um ou mais circuitos. Duração: 2 horas.
- Projeto final: a ser feito pela equipe (dupla) de acordo com as [especificações apresentadas](#)

Infraestrutura: sala e ferramentas

Esta disciplina será totalmente baseada em ferramentas de projeto e simulação da Altera. As experiências deverão ser preparadas com antecedência. No laboratório, o aluno deve testar os seus circuitos em lógica programável (FPGAs) disponíveis nas placas de desenvolvimento da Altera.

O Laboratório de Circuitos Lógicos (LCL) (sala IC-305) está aberto 24hrs. para os alunos de MC613, bastando que o aluno apresente a sua carteira na entrada do prédio e pegue a chave. Enquanto dentro do LCL o aluno torna-se responsável pelo uso de seus equipamentos e ferramentas.

Os alunos devem utilizar Hardware e Software da Altera: placa de desenvolvimento DE1 e software Quartus II, de acordo com as orientações fornecidas em aula.

O material a ser entregue pelos alunos deve ser depositado no Teleduc. Salvo recomendação explícita em contrário, não será necessário entregar relatório dos experimentos nos laboratórios, somente um arquivo comprimido (zip) com todo o conteúdo da pasta de projeto do experimento no SW Quartus, um arquivo por projeto. Veja neste [tutorial](#) dicas de como organizar suas pastas de projeto e o que entregar. A nomeação dos arquivos deve obedecer à seguinte convenção

- Nomes SEM letras maiúsculas, acentuação, espaços e caracteres especiais (permitido somente letras, números e caracteres underscore e ponto)
- labnn_Bnn_rannnnnn_rannnnnn.zip: por exemplo -> lab10_B21_ra082356_ra092389.zip (lab10 do grupo B21, com RAs
- Provas práticas: ppnn_rannnnnn.zip: por exemplo -> pp03_ra092389.zip
- Projeto: projeto_Bnn_rannnnnn_rannnnnn.zip: por exemplo -> projeto_B21_ra082356_ra092389.zip (grupo 21 da turma B, RAs dos alunos)

Referências [\(top\)](#)

Bibliografia

- Stephen Brown and Zvonko Vranesic. *Fundamentals of Digital Logic with VHDL Design*. McGraw-Hill.
- James O. Hamblen and Michael D. Furman. *Rapid Prototyping of Digital System - A Tutorial Approach*. Second Edition. Kluwer Academic Publishers
- Peter J. Ashenden. [The VHDL Cookbook](#).
- [Altera: Recommended HDL Coding Styles](#)
- [Actel HDL Coding Style Guide](#)