

**MC 542 - Turma #**  
**Organização de Computadores: Teoria e Prática 2012**

<a href="#">Aulas</a>	<a href="#">Atendimento</a>	<a href="#">Avaliação</a>	<a href="#">Exercícios</a>	<a href="#">Trabalhos</a>	<a href="#">Bibliografia</a>	<a href="#">Perguntas e Respostas</a>	<a href="#">Calendário</a>	<a href="#">Slides</a>	<a href="#">Alunos</a>	<a href="#">Notas</a>
-----------------------	-----------------------------	---------------------------	----------------------------	---------------------------	------------------------------	---------------------------------------	----------------------------	------------------------	------------------------	-----------------------

### Contatos

Professor: [Paulo Cesar Centoducatte](#) ([email](#)) - Sala 11 - IC-1

OBS.: **Quando enviar um e-mail favor colocar no subject "mc542"**

<b>Avisos</b>
---------------

Data	Aviso
17/03	Definido o projeto. Veja a especificação do projeto <a href="#">aqui</a>
<b>17/03</b>	<b>Definidas as datas da Prova 1(09/05 - 21h) e Prova 2 (13/06 - 21h)</b>

Aul	Atendimento
<b>Turma #</b>	<b>Professor:</b> Sala 11 do IC 1 - Prof. Paulo C. Centoducatte (agendar dia e hora por e-mail)

Avaliação	Trabalhos
<ul style="list-style-type: none"> <li>● Prova 1 (P1): Peso 4 <ul style="list-style-type: none"> <li>○ Data: 09/05 - 21:00 as 23:00 <ul style="list-style-type: none"> <li>■ Sala</li> </ul> </li> </ul> </li> <li>● Prova 2 (P2): Peso 6 <ul style="list-style-type: none"> <li>○ Data: 13/05 - 21:00 as 23:00 <ul style="list-style-type: none"> <li>■ Sala</li> </ul> </li> </ul> </li> <li>● Exame</li> <li>● Exercícios (Ei)</li> <li>● Projeto (Prj)</li> <li>● MP -- Média das Provas P1 e P2</li> <li>● MTP -- Média dos Exercícios e do Projeto</li> <li>● MMC542 -- Média Ponderada no curso MC542</li> <li>● Ex -- Nota do Exame Final</li> <li>● NF -- Nota Final</li> </ul> <hr/> <p>MP = (4P1 + 6P2) / 10</p> <p>MTP = (((E1 + ... + Ek) / k) + Prj) / 2</p> <hr/> <p>MMCS42 = (8MP + 2MTP) / 10 Se MP &gt;= 5,0 e MTP &gt;= 5,0</p> <p>MMCS42 = min(MP, MTP) Se MP &lt; 5,0 ou MTP &lt; 5,0</p> <hr/> <p>NFMC722 = MMCS42 se MMCS42 &gt;= 5,0</p> <hr/> <p>NF = MMCS42 se MMCS42 maior ou igual a 5,0</p> <p>NF = (MMCS42 + EX) / 2 caso o aluno fique com a média ponderada (MMCS42) menor que 5,0</p>	<p>Os alunos deverão fazer um Projeto no semestre. Veja a especificação do projeto <a href="#">aqui</a>.</p> <ul style="list-style-type: none"> <li>● Projeto: -- Grupo de até 06 alunos <ul style="list-style-type: none"> <li>○ Enviar: até 27/04 Relação dos componentes do grupo</li> <li>○ Entrega: até as 24:00 de</li> </ul> </li> </ul> <p><b>Os exercícios práticos e o projeto deverão ser entregues na data indicada.</b></p> <p><b>OBS.: O trabalho entregue até 24 horas depois do prazo indicado não sofrerá penalidade. Esgotado esse período de carência, só será aceito o trabalho entregue até 72 horas após o prazo indicado, para o qual haverá penalidade de 30% do valor máximo.</b></p> <p>Documentos sobre VHDL e projeto recomendados:</p> <ul style="list-style-type: none"> <li>● <a href="#">Altera: Recommended HDL Coding Styles</a></li> <li>● <a href="#">Actel HDL Coding Style Guide</a></li> <li>● <a href="#">The Ten Commandments of Excellent Design</a></li> <li>● <a href="#">The Ten Commandments of Excellent Design VHDL Code Examples</a></li> </ul>

## Exercícios Recomendados

- **Digital Design and Computer Architecture**

- **Capítulo 1:** 1.4; 1.6 a 1.13; 1.15 a 1.17; 1.19; 1.21; 1.25 a 1.31; 1.33 a 1.36; 1.39; 1.41; 1.42; 1.48 a 1.51; 1.60 a 1.63
- **Capítulo 2:** 2.1 a 2.3; 2.7 a 2.9; 2.12 a 2.18; 2.21; 2.24 a 2.26; 2.28 a 2.30; 2.32
- **Capítulo 3:** 3.1 a 3.7; 3.9 a 3.12; 3.15 a 3.17; 3.19 a 3.21
- **Capítulo 5:** 5.1, 5.3; 5.8; 5.18; 5.20 a 5.29; 5.36 a 5.39; 5.45
- **Capítulo 6:** 6.1 a 6.4; 6.8; 6.9; 6.11; 6.12; 6.14; 6.24 a 6.26
- **Capítulo 7:** 7.1; 7.3 a 7.6; 7.8; 7.9; 7.12; 7.13; 7.24 a 7.29
- **Capítulo 8:** 8.1 a 8.12; 8.15 a 8.21

- *Fundamentals of Digital Logic with VHDL Design*
  - Capítulo 2: 2.1 até 2.27
  - Capítulo 3: 3.1 até 3.13
  - Capítulo 4: 4.1 até 4.20
  - Capítulo 5: 5.1 até 5.10
  - Capítulo 6: 6.1 até 6.17
  - Capítulo 7: 7.1 até 7.24 (saltar exercícios de VHDL)
  - Capítulo 8: Saltar os de VHDL
- *Computer Organization & Design, The Hardware/Software Interface.*
  - Capítulo 2 : 2.1 a 2.5; 2.10 a 1.13; 2.15 a 2.22; 2.32; 2.44
  - Capítulo 3 : 3.1 a 3.6; 3.9; 3.12; 3.16; 3.20;
  - Capítulo 4 : 4.1 a 4.6; 4.13; 4.17; 4.21; 4.23; 4.25 a 4.28; 4.32; 4.33; 4.40; 4.41; 4.43; 4.44; 4.50; 4.53; 4.57
  - Capítulo 5: 5.1; 5.4; 5.5 a 5.15; 5.17; 5.18; 5.20; 5.21; 5.22; 5.26
  - Capítulo 6: 6.1 a 6.4; 6.7; 6.8; 6.11 a 6.16; 6.19 a 6.26; 6.28 a 6.31
  - Capítulo 7: 7.1 a 7.23; 7.25 a 7.30; 7.32; 7.33; 7.35; 7.36

## Bibliografia

## Ementa

- **Teoria:** Noções básicas sobre circuitos lógicos. Memórias, unidades centrais de processamento. Endereçamento, barramento, interrupção, comunicações, interfaces e periféricos. Computadores típicos.
- **Prática:** Metodologia de projeto digital. Técnicas de projeto usando lógica programável. Características elétricas de circuitos digitais. Conceitos da Linguagem VHDL. Projeto e implementação de lógica combinacional (decodificadores, seletores, etc). Projeto e implementação de lógica seqüencial (Flip-flops, Contadores, etc). Circuitos aritméticos. Memórias. Projeto e implementação de uma cpu.
- **Referências Principais**
  - David Harris and Sarah Harris. *Digital Design and Computer Architecture*. Morgan Kaufmann. ISBN: 978-0-12-370497-9
  - Stephen Brown and Zvonko Vranesic. *Fundamentals of Digital Logic with VHDL Design*. McGraw-Hill.
  - David A. Patterson & John L. Hennessy. *Computer Organization & Design, The Hardware/Software Interface*. Third Edition. Morgan Kaufmann.
  - David A. Patterson & John L. Hennessy. *Organização e Projeto de Computadores. A Interface Hardware/Software*. Terceira Edição.
  - Peter J. Ashenden. [The VHDL Cookbook](#).
  - [Actel HDL Coding Style Guide](#)

- **Outras Referências**

- M. Morris Mano and Charles R. Kime. *Logic and Computer Design Fundamentals*. Prentice Hall.
- John F. Wakerly . *Digital Design: Principles & Practices (second Edition)*. Prentice Hall.
- Hebert Taub. *Circuitos Digitais e Microprocessadores*. McGraw-Hill.
- John P. Uyemura. *Sistemas Digitais uma abordagem integrada*. Thomson Pioneira.
- Mehdi R. Zargham. *Computer Architecture: Single and Parallel Systems*. Prentice Hall.
- John P. Hayes. *Computer Architecture and Organization*. McGraw-Hill Series in Computer Organization and Architecture.
- Fredrick J. Hill & Gerald R. Peterson. *Digital Logic and Microprocessors*. John Wiley & Sons.
- Douglas V. Hall. *Digital Circuits and Systems*. McGraw-Hill - Electronic Engineering Series.
- Albert P. Malvino. *Microcomputadores e Microprocessadores*. Makron.
- John L. Hennessy & David A. Patterson. *Computer Architecture. A Quantitative Approach*. Second Edition. Morgan Kaufmann

- **Program do Curso**

- David M. Harris and Sarah L. Harris. *Digital Design and Computer Architecture*. Morgan Kaufmann
  - Capítulo 1:
  - Capítulo 2:
  - Capítulo 3:
  - Capítulo 4:
  - Capítulo 5: A parte relativa a VHDL
  - Capítulo 6:
  - Capítulo 7:
  - Capítulo 8:
- Stephen Brown and Zvonko Vranesic. *Fundamentals of Digital Logic with VHDL Design*. McGraw-Hill
  - Capítulo 1: Apenas leitura
  - Capítulo 2: 2.1-2.7, 2.9.
  - Capítulo 3: 3.1-3.3, 3.8.1, 3.8.3-3.9
  - Capítulo 4: 4.1-4.6, 4.12
  - Capítulo 5: 5.1-5.7
  - Capítulo 6: 6.1-6.6
  - Capítulo 7: 7.1-7.13
  - Capítulo 8: 8.1-8.7
  - Capítulo 9: 9.
- David A. Patterson and John L. Hennessy. *Computer Organization Design, The Hardware/Software Interface*. Morgan Kaufmann
  - Capítulo 1: Apenas leitura
  - Capítulo 2: 2.1-2.5 (2.8 e 2.9 -- leitura)
  - Capítulo 3: 3.1-3.8 (3.9 -- leitura)
  - Capítulo 4: 4.1-4.8 (não inclui a parte já vista em circuitos lógicos)
  - Capítulo 5: 5.1-5.6
  - Capítulo 6: 6.1-6.7 (6.8 - leitura)
  - Capítulo 7: 7.1-7.5
  - Capítulo 8: 8.1-8.6

## Links Úteis

- 
- [Homepage da Altera.](#)
- [Homepage do Programa Universitário da Altera.](#)
- [Página para obtenção da licença Altera](#)
- [The VHDL Cookbook](#)
- [Actel HDL Coding Style Guide](#)
- [VHDL reference material](#)
- [VHDL Tutorial](#)
- [GHDL](#) e [GTKWAVE](#) (algumas distribuições linux possuem o gtkwave)
- [SPIM](#) - Simulador MIPS
- [Diversos simuladores e tutoriais](#)

## Calendário

### Material e divisão por aula da última edição do curso (2s2010)

Aula	Matéria
1 <sup>a</sup> .	Apresentação do Curso; Sistemas Numéricos ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
2 <sup>a</sup> -3 <sup>a</sup> .	Sistemas Numéricos (cont.); Portas Lógicas, Tecnologia ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
4 <sup>a</sup> .	Portas Lógicas, Tecnologia (cont.)
5 <sup>a</sup> -6 <sup>a</sup> .	Portas Lógicas, Tecnologia (cont.); Projeto de Circuitos Combinacionais ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
7 <sup>a</sup> .	Projeto de Circuitos Combinacionais (cont.) - Mapas de Karnaugh
8 <sup>a</sup> -9 <sup>a</sup> .	Projeto de Circuitos Combinacionais (cont.); Projeto de Circuitos Seqüenciais ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
10 <sup>a</sup>	Circuitos Seqüenciais; registradores; contadores
11 <sup>a</sup> -12 <sup>a</sup> .	Projeto de Máquinas de Estados Finitos ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
13 <sup>a</sup> .	Introdução a VHDL ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
14 <sup>a</sup> -15 <sup>a</sup> .	Introdução a VHDL Cont. ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
16 <sup>a</sup> -17 <sup>a</sup> .	Introdução a VHDL Cont. ( <a href="#">pdf</a> <a href="#">pdf-6</a> ; <a href="#">pdf</a> <a href="#">pdf-6</a> ); No diretório <a href="#">Controle</a> há dois arquivos .vhd que serão usados como exemplo de uso das ferramentas Quartus e ghdl e gtkwave e em <a href="#">Docs/uso-ghdl.txt</a> um pequeno texto com os comandos para analisar, elaborar, executar (simular) e observar as formas de ondas geradas durante a simulação do exemplo. Um tutorial para o Quartus pode ser visto <a href="#">aqui</a>
18 <sup>a</sup> .	Eliminação de estados redundantes ( <a href="#">pdf</a> <a href="#">pdf-6</a> ); Mais VHDL: flip-flops; registradores e máquinas de estados ( <a href="#">pdf</a> <a href="#">pdf-6</a> )
19 <sup>a</sup> -20 <sup>a</sup> .	Conjunto de Instruções - ISA ( <a href="#">pdf</a> <a href="#">pdf-6</a> ); <a href="#">Lab02</a>

21 <sup>a</sup>	Conjunto de Instruções - ISA (cont.); Desempenho ( <a href="#">pdf pdf-6</a> )
22 <sup>a</sup> -23 <sup>a</sup>	Desempenho (cont.) - ( <a href="#">pdf pdf</a> ); Micro arquitetura - monociclo ( <a href="#">pdf pdf-6</a> ) (ULA- <a href="#">pdf pdf-6</a> ) Aula de Laboratório: Exemplo de uso de testbench mais elaborado do que somente a geração dos pulsos de entradas -- Copiar para a sua área o conteúdo do <a href="#">diretório Contador Moedas</a> , ler a <a href="#">especificação do projeto</a> , executar os escript compila.sh e executa.sh, verificar os arquivos de entradas e saídas bem como o código dos testbenchs (arquivos tb_contador_base.vhd e tb_contador.vhd).
24 <sup>a</sup>	Micro arquitetura - monociclo (cont.)
25 <sup>a</sup> -26 <sup>a</sup>	Micro arquitetura - multiciclo ( <a href="#">pdf pdf-6</a> )
27 <sup>a</sup>	Micro arquitetura - multiciclo; Micro arquitetura - Pipeline ( <a href="#">pdf pdf-6</a> );
28 <sup>a</sup> -29 <sup>a</sup>	<b>Prova 1</b> ; aula de laboratório
30 <sup>a</sup> -31 <sup>a</sup>	Micro arquitetura - Pipeline ( <a href="#">pdf pdf-6</a> ); aula de laboratório
32 <sup>a</sup>	Micro arquitetura - Pipeline (Cont.)
33 <sup>a</sup> -34 <sup>a</sup>	Hierarquia de memória ( <a href="#">pdf pdf-6</a> ); aula de laboratório
35 <sup>a</sup>	Hierarquia de memória (Cont.)
36 <sup>a</sup> -37 <sup>a</sup>	Hierarquia de memória (cont.); Aula de laboratório
38 <sup>a</sup>	Hierarquia de memória (cont.); Memória Virtual ( <a href="#">pdf pdf-6</a> )
39 <sup>a</sup> -40 <sup>a</sup>	Memória Virtual (Cont.); Aula de laboratório
41 <sup>a</sup>	Exceções e Micro-Arquiteturas Avançadas ( <a href="#">pdf pdf-6</a> )
42 <sup>a</sup> -43 <sup>a</sup>	Micro-Arquiteturas Avançadas (Cont.)
44 <sup>a</sup>	Dúvidas; Aula de laboratório
45 <sup>a</sup> -46 <sup>a</sup>	Aula de laboratório - Dúvidas sobre o projeto
47 <sup>a</sup>	Dúvidas - Hierarquia de Memória (Cache)
48 <sup>a</sup>	Dúvidas - Pipeline (Hazard, forwarding, desempenho)
49 <sup>a</sup>	<b>Prova 2</b>

Datas Importantes do Calendário Escolar

10/05 Avaliação e discussão de cursos

29/04 Último dia para desistência de matrícula

20/05 Último dia para trancamento de matrícula.

08/07 Término do período letivo.

11 - 16/07 Exames finais.

20/07 Prazo final para entrada de médias e frequências.

Datas importantes do [calendário de graduação](#).