

MC603 - 2006
Experiência Nº 4

1. Usando VHDL projete um contador síncrono que conte segundo a tabela apresentada abaixo :

QC	QB	QA	Sequência
0	0	1	1
0	1	1	3
1	0	1	5
1	1	1	7
1	1	0	6
1	0	0	4
0	1	0	2



- a) Mostre no relatório a simulação do circuito. Demonstre o funcionamento na placa, com clock de baixa velocidade e saídas nos LEDs . [RSD].
2. Usando 3 CI's 7490, projetar um contador BCD modulo mil, conforme diagrama da figura 2. Demonstre o funcionamento na placa, usando clocks de frequência variável, de modo a permitir a visualização da contagem nos displays de 7 segmentos (será necessário usar 3 displays). Use três tipos de clock, com seleção programável por meio das chaves. Usar os push buttons para os sinais de clear e preset. Descreva o seu circuito usando VHDL e o componente a_7490 da library altera, package maxplus2. [RSD]



Figura 2 – Diagrama de um contador BCD módulo 1000.

R= relatório; S= simulação; D = demonstração

3. Usando um contador binário síncrono 74161, projete um divisor de frequência de relógio por 6, isto é, ao se introduzir um relógio simétrico de 6MHz na entrada do circuito obter-se-á na saída um relógio de 1MHz também simétrico. (Simétrico : tempo em que o sinal permanece nos níveis lógicos 1 e 0 é o mesmo). Simular o circuito e demonstrar o funcionamento na placa, com clock de baixa velocidade e saídas nos LEDs. O clock de saída deve ser mostrado em outro LED. (Descreva o seu circuito usando VHDL e o componente a_74161 da library altera, package maxplus2. [RSD])

Sugestão: Estude com cuidado todos os recursos do 74161. Pode ser necessário o uso de portas lógicas adicionais.

4. Projete um relógio digital para mostrar os resultados em dígitos decimais (BCD) nos 4 displays de 7 segmentos. Deve mostrar horas (0 .. 23) e minutos ou minutos e segundos, em função de um sinal de controle externo (DIP switch). Inclua um sinal de reset para forçar hora 00:00:00. Deverá usar um sinal periódico de 60Hz, obtido a partir da divisão do relógio fornecido na placa, usando dois contadores desenvolvidos a partir do experimento 2, para implementar os módulos necessários. (dica: usar a divisão aproximada por $567 \times 740 = 419580$) [RD]

- a) demonstre o funcionamento na placa
- b) comente no relatório possíveis maneiras de se "acertar" o relógio usando os recursos da placa e implemente uma delas (deve ser possível acertar o relógio para qualquer hora desejada e o mesmo começar a contar a partir daí)
- c) calcule o erro (adianto ou atraso?) do seu relógio digital, ao final de um dia (24 horas).

Observação: Especifique no relatório para todos os circuitos dos experimentos :

- a) O código VHDL completo do circuito montado.
- b) Tempo de propagação máximo do circuito total.

R= relatório; S= simulação; D = demonstração