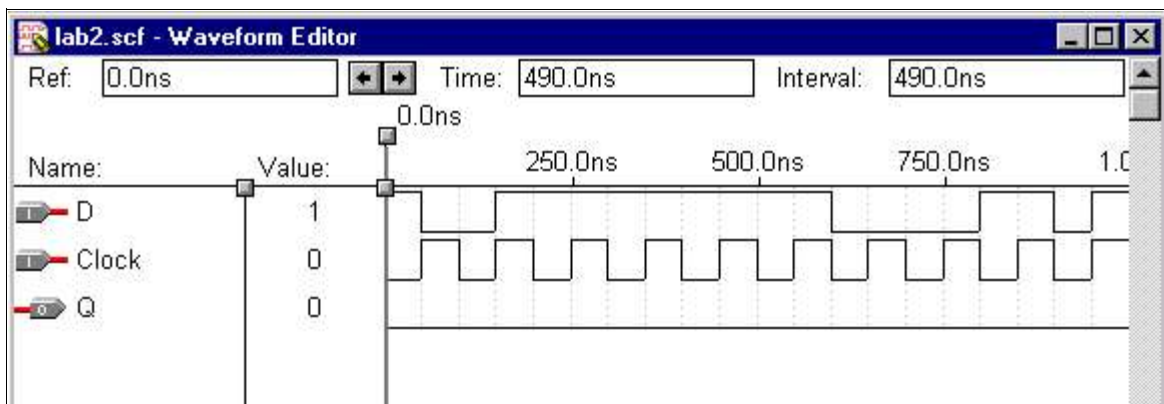


## MC603 – 2005

### Experiência Nº 3

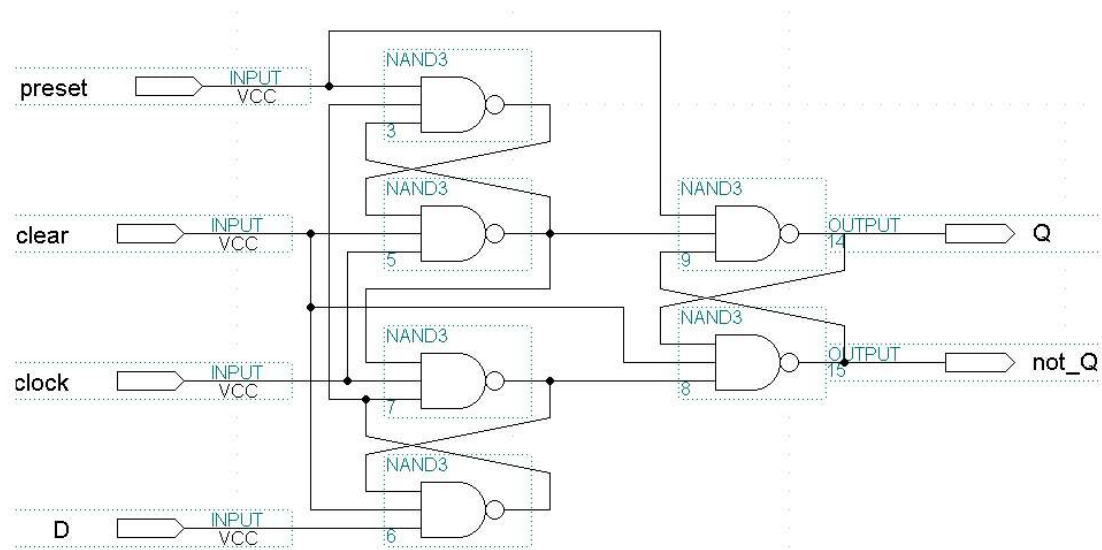
- 1.- Usando VHDL, projete um latch Set-Reset com sinal de Enable. Usando este latch como componente projete um Flip-Flop tipo D, usando a abordagem Mestre-Escravo. Monte a tabela verdade do FF, verificando o seu funcionamento por meio de simulação. [RS]<sup>1</sup>
- 2.- Usando VHDL, projete um FF tipo D sensível à borda de subida, por meio de simulação obtenha a tabela verdade do FF. Faça a simulação deste FF com as seguintes formas de onda utilizando a mesma escala de tempo observada na figura.  
[RS]
  - a) Como você determinaria o tempo de setup deste circuito.



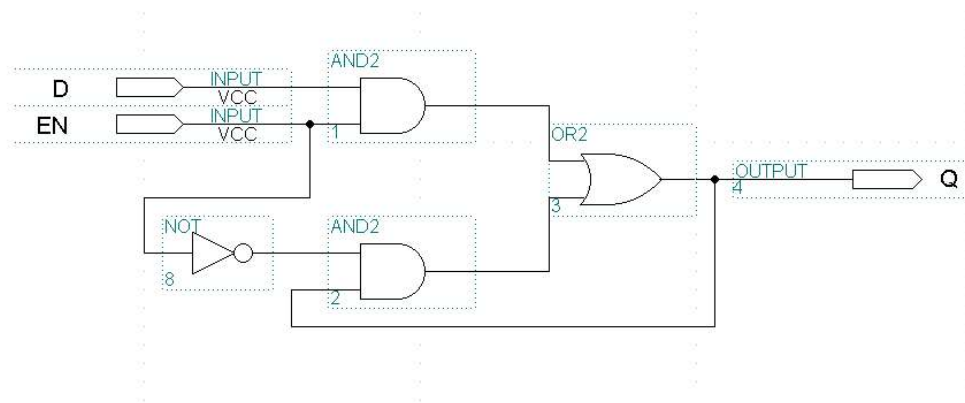
- 3.- Faça a montagem de um contador modulo 8 assíncrono utilizando FF JK como componente
  - a) Construa o circuito de modo a se comportar como um contador progressivo que vai de 0 a 7. Altere o circuito para se comportar como um contador regressivo de 7 a 0. Demonstre o funcionamento para contagem crescente e decrescente na placa, usando o display de 7 segmentos como saída e o clock de baixa frequência desenvolvido nas experiências anteriores. [RSD]

<sup>1</sup> R= relatório; S= simulação; D = demonstração

- b) Sabendo que cada FF possui um atraso de propagação que pode ser calculado através do comando Timing Analyzer do Maxplus2, calcular a frequência máxima do sinal de Clock. [RSD]
- 4.- Implementar um registro de deslocamento para a direita e para a esquerda, com FFs JK (use o desenvolvido no item anterior como componente) com capacidade de carga assíncrona em paralelo de 4 bits. Este circuito deverá permitir entrada de dados em série e paralelo. Demonstre o funcionamento do circuito na placa. [RSD]
- 5- Projetar um contador assíncrono mod n (0, 1, 2 ... n-1) onde n é definido pelas 8 chaves da placa. Demonstrar o funcionamento com saídas em hexa decimal mostradas nos displays de sete segmentos, usando o clock de baixa frequência. [RSD]
- 6- Sejam os circuitos meu\_FF e o meu\_Latch tipo D dados nas figuras 1 e 2.
- (a) Projete, usando VHDL, os dois circuitos, simule e construa um símbolo para ambos. Programe a placa usando o Push Button como clock e as chaves como os demais sinais de entrada. Use LEDs para as saídas. [RS]
- (b) Usando diagrama esquemático, construa um circuito usando os dois símbolos construídos em a. Curto circuite os sinais de entrada clock e enable e use um PushButton como entrada. Use outro PushButton como a entrada de dados e as chaves como os demais sinais de entrada. Use LEDs para as saídas. Faça a simulação e demonstre o funcionamento transparente do latch e sensível a borda do Flip-Flop. [RSD]



**Figura 1: Flip\_Flop tipo D**



**Figura 2: Latch tipo D**

7 - Um Barrel Shifter é um registrador de deslocamento no qual o dado pode ser deslocado de um bit, como em um shifter register normal, ou por um múltiplo de bits. Projete, usando VHDL, um four-bit barrel shifter que pode ser deslocado para a esquerda de 0, 1, 2 ou 3 posições. [RSD]